

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2005年3月31日 (31.03.2005)

PCT

(10) 国際公開番号  
WO 2005/029717 A1

(51) 国際特許分類<sup>7</sup>: H04B 1/16, H04N 5/44  
(21) 国際出願番号: PCT/JP2004/014044  
(22) 国際出願日: 2004年9月17日 (17.09.2004)  
(25) 国際出願の言語: 日本語  
(26) 国際公開の言語: 日本語  
(30) 優先権データ:  
特願2003-330544 2003年9月22日 (22.09.2003) JP  
(71) 出願人 (米国を除く全ての指定国について): 松下電  
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-  
TRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大  
字門真 1 0 0 6 番地 Osaka (JP).

加藤 勇雄 (KATO, Isao). 岩田 和也 (IWATA, Kazuya).  
江島 直樹 (EJIMA, Naoki). 中村 清治 (NAKAMURA,  
Seiji). 稲垣 善久 (INAGAKI, Yoshihisa).

(74) 代理人: 東島 隆治 (HIGASHIMA, Takaharu); 〒  
5300001 大阪府大阪市北区梅田 3 丁目 2 - 1 4 大弘  
ビル ヒガシマ特許事務所 Osaka (JP).  
(81) 指定国 (表示のない限り、全ての種類の国内保護が  
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,  
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,  
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,  
ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,  
LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,  
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,  
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

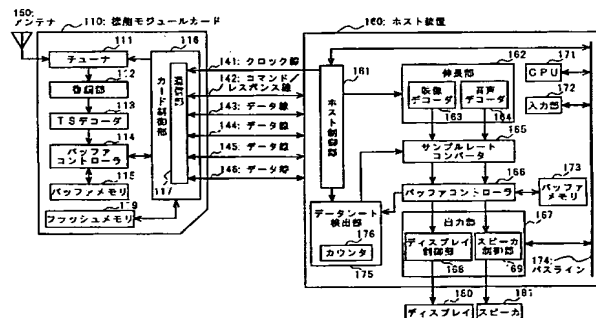
(72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 笹倉 州平  
(SASAKURA, Shuhei). 足立 達也 (ADACHI, Tatsuya).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可  
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有]

(54) Title: ELECTRONIC DEVICE AND CONTROL METHOD THEREFOR

(54) 発明の名称: 電子装置及びその制御方法



150...ANTENNA  
110...FUNCTION MODULE CARD  
111...TUNER  
112...DEMODULATING PART  
113...TS DECODER  
114...BUFFER CONTROLLER  
115...BUFFER MEMORY  
116...FLASH MEMORY  
117...CARD CONTROL PART  
141...CLOCK LINE  
142...COMMAND/RESPONSE LINE  
143...DATA LINE  
144...DATA LINE  
145...DATA LINE  
146...DATA LINE  
147...DATA LINE  
148...DATA LINE  
150...HOST DEVICE

161...HOST CONTROL PART  
175...DATA RATE DETERMINING PART  
176...COUNTER  
162...DECOMPRESSING PART  
163...VIDEO DECODER  
164...AUDIO DECODER  
165...SAMPLE RATE CONVERTER  
166...BUFFER CONTROLLER  
167...OUTPUT PART  
168...DISPLAY CONTROL PART  
169...SPEAKER CONTROL PART  
170...DISPLAY  
171...SPEAKER  
172...OUTPUT PART  
173...BUFFER MEMORY  
174...BUS LINE

(57) Abstract: An electronic device reads digital data streams including video and/or audio signals, which are outputted by an external device, by use of a clock that is different from the clock of those data streams, and outputs the video and/or audio signals without interruption. The electronic device includes a communication part that requests the external device for transmission of digital data streams including audio signals and that receives the digital data streams transmitted in response to the request; a sample rate converter that rate converts the received audio signals; and an output part that outputs the rate converted audio signals. The sample rate converter changes, based on both the data amount of the audio signals outputted by the electronic device and the data amount of the audio signals transmitted from the external device, the number of samples by which to rate convert and output a predetermined amount of audio signals by use of a predetermined sampling clock.

[続葉有]



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

— 補正書・説明書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約: 外部装置が出力する映像信号及び／又は音声信号を含むデジタルデータストリームを、そのデータストリームのクロックと別個のクロックで読み込み、不連続を生ずることなく、映像信号及び／又は音声信号を出力する電子装置を提供する。本発明の電子装置は、外部装置に、音声信号を含むデジタルデータストリームの送信を要求し、その要求に応じて送信されたデジタルデータストリームを受信する通信部と、受信した音声信号をレート変換するサンプルレートコンバータと、レート変換された音声信号を出力する出力部と、を有し、サンプルレートコンバータは、電子装置が出力した音声信号のデータ量と、外部装置から送信された、外部装置が電子装置に送信可能になった音声信号のデータ量と、に基づいて、一定のサンプリングクロックで所定量の音声信号をレート変換し出力するサンプル数を変化させる。